

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-202265

(43)Date of publication of application : 04.08.1995

(51)Int.Cl.

H01L 33/00

(21)Application number : 05-354572

(71)Applicant : TOYODA GOSEI CO LTD  
AKASAKI ISAMU  
AMANO HIROSHI

(22)Date of filing : 27.12.1993

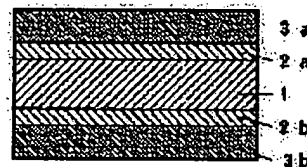
(72)Inventor : MANABE KATSUhide  
KOIKE MASAYOSHI  
KATO HISAYOSHI  
AKASAKI ISAMU  
AMANO HIROSHI

## (54) MANUFACTURE OF GROUP III NITRIDE SEMICONDUCTOR

### (57)Abstract:

**PURPOSE:** To obtain two semiconductors formed of group III nitride semiconductor by forming two semiconductor layers made of the group III nitride semiconductor on intermediate layers formed on both side surfaces of a sapphire board, removing only the two intermediate layers by wet etching, and peeling the two semiconductor layers from the board.

**CONSTITUTION:** Intermediate layers 2a, 2b made of zinc oxide are formed on both side surfaces of a sapphire board 1. Two semiconductor layers 3a, 3b made of group III nitride semiconductor are respectively formed on the layers 2a, 2b. Only the layers 2a, 2b are removed by wet etching using solution for etching only the zinc oxide to peel the layers 3a, 3b from the board 1. Thus, two semiconductors made of the group III nitride semiconductor can be easily manufactured.



## LEGAL STATUS

[Date of request for examination] 25.12.2000

[Date of sending the examiner's decision of rejection] 04.12.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision] 2001-23304

of rejection]

[Date of requesting appeal against examiner's 27.12.2001  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention is III. It is related with the method for obtaining the epitaxial substrate of a group nitride semiconductor.

[0002]

[Description of the Prior Art] Conventionally, it is GaN as blue light emitting diode. The thing using the compound semiconductor of a system is known. The GaN Since the compound semiconductor of a system is a transited [ directly ] type, it attracts attention from that luminous efficiency is high, making into the luminescent color blue it is [ blue ] one in three primary colors of the light, etc.

[0003] Moreover, general formula  $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$  ( $x=0$ ,  $y=0$ , and  $x=y=0$  are included) III expressed The light emitting device using the group nitride semiconductor is known. This semiconductor has the energy band gap corresponding to the wavelength of 200–650nm, and is a transited [ directly ] type. Especially this semiconductor attracts attention as a light-emitting-device material of a visible short wavelength field and an ultraviolet region.

[0004]

[Problem(s) to be Solved by the Invention] The crystal of this semiconductor is near growth temperature, and since the equilibrium vapor pressure of the nitrogen of a composition element is very high, creation of a bulk crystal is very difficult. Therefore, that to which this semiconductor grew the semiconductor epitaxially on silicon on sapphire is used. Therefore, always, various kinds of semiconductor devices using the above-mentioned semiconductor are used, where silicon on sapphire is attached. Since the semiconductor device has attached silicon on sapphire, the installation structure of an electrode, the ejection structure of light, etc. have restrictions.

[0005] If it says by the attaching structure of an electrode, since silicon on sapphire is an insulator, it cannot attach an electrode so that p layers and n layers may be put between sand UJJI structure. Therefore, in the best layer, it is necessary to form the electrode to p layers and n layers. For that, the slot for insulating separation is formed or the process which forms the hole for forming the electrode to a lower layer is needed for an excess. Moreover, with this electrode structure, current is poured in in parallel with a lower layer field. For this reason, while resistance became large and the voltage drop became large, there was a problem that the calorific value of the Joule's heat became large.

[0006] The purpose of this invention is  $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$  ( $x=0$ ,  $y=0$ , and  $x=y=0$  are included). III expressed It is manufacturing the substrate of a group nitride semiconductor easily. Moreover, other purposes of this invention are constituting light emitting diode using the single crystal substrate obtained by making it such.

[0007]

[Means for Solving the Problem] this invention consists of the following process. The interlayer who changes [ 1st ] from a zinc oxide (ZnO) to both sides of silicon on sapphire is formed. the 2nd — both sides of the silicon on sapphire — the interlayer top of two formation \*\*\*\* — III Group nitride semiconductor ( $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ;  $x=0$ ,  $y=0$ , and  $x=y=0$  are included) from — two

becoming semiconductor layers are formed two semiconductor layers are exfoliated from silicon on sapphire by removing only two interlayers by wet etching using the solution which  
\*\*\*\*\*s [ 3rd ] only a zinc oxide — making — III Group nitride semiconductor ( $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ;  $x=0$ ,  $y=0$ , and  $x=y=0$  are included) from — the becoming semiconductor is obtained  
[0008]

[Function and Effect(s) of the Invention] The lattice constant of a zinc oxide (ZnO) is sapphire and III. Group nitride semiconductor ( $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ;  $x=0$ ,  $y=0$ , and  $x=y=0$  are included) III good on near and silicon on sapphire to a lattice constant It functions as a buffer layer into which a group nitride semiconductor can be grown up. Moreover, it is III of two sheets at once by removing only this interlayer by etching. A group nitride semiconductor substrate can be obtained. Thus, III good in this invention It becomes possible to manufacture a group nitride semiconductor wafer.

[0009]

[Example] Hereafter, this invention is explained based on a concrete example. Drawing 1 - drawing 3 are process drawings having shown how to manufacture the gallium-nitride compound semiconductor (GaN) of this invention. As shown in drawing 1, the silicon on sapphire 1 which has the field direction of a direction (0001) was prepared, and organic chemicals, such as a methanol, washed the silicon on sapphire 1. Then, silicon on sapphire 1 was set in the chamber of RF sputtering system, and the chamber was exhausted to the vacuum. Then, the spatter of the target of ZnO was carried out by the mixed gas of an argon and oxygen, and as shown in drawing 2, the interlayers 2a and 2b who consist of ZnO were formed in both sides of silicon on sapphire 1 by 100nm in thickness. These interlayers 2a and 2b had the strong amount of preferred orientation to c shaft orientations.

[0010] Next, the silicon on sapphire 1 in which Interlayers 2a and 2b were formed was set in the chamber of halogen transport apparatus. And after exhausting a chamber to a vacuum, nitrogen gas was introduced and silicon on sapphire 1 was heated in temperature of 1000 degrees C which can grow a GaN single crystal. At this time, the amount of preferred orientation of Interlayers' 2a and 2b ZnO improves further, and it becomes possible to grow up GaN of a single crystal on these interlayers 2a and 2b. GaCl which Ga and the hydrogen chloride (HCl) were made to react and was generated at the elevated temperature as material gas of a gallium (Ga) was used. Moreover, ammonia was used as material gas of nitrogen (N). GaCl and ammonia were supplied to the front face of silicon on sapphire 1, and GaN was grown up. As shown in drawing 3, the semiconductor layers 3a and 3b which consist of GaN with a thickness of 300 micrometers by growth of 5 hours were formed in both sides of silicon on sapphire 1 through Interlayers 2a and 2b.

[0011] Next, the silicon on sapphire 1 in which Interlayers 2a and 2b and the semiconductor layers 3a and 3b were formed was dipped in hydrochloric-acid system etchant, and temperature of etchant was made into 60 degrees C. And it applied to the ultrasonic washer for about 10 minutes, and Interlayers 2a and 2b were etched. Thereby, the semiconductor layers 3a and 3b of GaN were able to be made to separate from silicon on sapphire 1. The obtained semiconductor layers 3a and 3b showed n-type-conduction nature, the free electron concentration in a room temperature was abbreviation  $3 \times 10^{17} \text{cm}^{-3}$ , and mobility was about  $400 \text{cm}^2 / \text{V} \cdot \text{s}$ .

[0012] Next, light emitting diode 10 was manufactured by the MOCVD method by using one semiconductor layer 3 as a substrate among the semiconductor layers 3a and 3b with a thickness of 300 micrometers. Next, the manufacture method of the light emitting diode 10 of this structure is explained. The above-mentioned light emitting diode 10 is an organometallic compound vapor growth (it is described as "MOVPE" below). It was manufactured by the vapor growth to depend. the used gas —  $\text{NH}_3$  Carrier gas  $\text{H}_2$  and trimethylgallium ( $\text{Ga}(\text{CH}_3)_3$ ) (it is described as "TMG" below) Trimethylaluminum ( $\text{Al}(\text{CH}_3)_3$ ) (it is described as "TMA" below) A silane ( $\text{SiH}_4$ ), bis(cyclopentadienyl) magnesium ( $\text{Mg}(\text{C}_5\text{H}_5)_2$ ) (it is described as "Cp2Mg" below), and diethylzinc (it is described as "DEZ" below) it is .

[0013] It is MOVPE about the semiconductor substrate 3 of GaN.  $\text{H}_2$  and  $\text{NH}_3$  after setting in the chamber of equipment and exhausting the inside of a chamber to a vacuum The semiconductor substrate 3 was heated in temperature of 1000 degrees C, passing. At this time, it is  $\text{NH}_3$ . It

passes for preventing sublimation of GaN from the semiconductor substrate 3.

[0014] H<sub>2</sub> [ next, ] — a part for 20 liter/, and NH<sub>3</sub> A part for 10 liter/, and TMG a part for 1.7x10<sup>-four-mol</sup>/, and H<sub>2</sub> — 0.86 ppm up to — diluted silane (SiH<sub>4</sub>) It came out for 200 ml/comparatively, it supplied for 20 minutes, and the buffer layer 4 which consists of n type GaN was formed in the thickness of 1 micrometer.

[0015] next, silicon on sapphire 1 900 degrees C — carrying out — H<sub>2</sub> A part for 20 liter/, and NH<sub>3</sub> A part for 10 liter/, and TMG 1.7x10<sup>-four-mol</sup> a part for /and CP2Mg it comes out for 2x10<sup>-seven-mol</sup>/comparatively, it supplies for 10 minutes, and is shown in drawing 5 — as — thickness 0.5-micrometer GaN from — the layer 5 which changes was formed In this state, 5 [ i-layer ] is an insulator.

[0016] Next, the electron ray was uniformly irradiated this i layer 5 using reflection-electron line diffraction equipment. The irradiation conditions of an electron ray are 10kV of acceleration voltage, and a specimen current. They are 1microA, traverse-speed 0.2 mm/sec of a beam, beam-diameter 60micrometerphi, and degree of vacuum 2.1 x10<sup>-5</sup>Torr. By irradiation of this electron ray, 5 is resistivity 108 i layers. It became p conduction-type semiconductor with a resistivity [ cm ] of 40ohms from the insulator more than omegacm. Thus, p layer 5 which shows p conduction type is obtained. Thus, the wafer of multilayer structure as shown in drawing 5 was obtained.

[0017] Next, as shown in drawing 6 , gold (Au) was made 5, the vacuum evaporatio of the p layers (aluminum) of the aluminum was made to the semiconductor substrate (n layers) 3, and the diameter formed the electrodes 7 and 6 of 1mmphi, respectively. Thus, n layer 3 of the formed light emitting diode 10 of pn junction and the series resistance of n layer 4 were 0.2ohms.

[0018] Moreover, when n layers of electrodes to 3 were formed in the hole in the light emitting diode of structure conventionally which formed p layers of holes which result in 3 n layers at right angles to the field of 5, n layers of n layers of series resistance of 4 were 50ohms with 3. The resistance of the light emitting diode of this example is decreasing to 1/250 to the resistance of the conventional light emitting diode.

[0019] The emission spectrum of the light emitting diode 10 of this example was observed. The result is shown in drawing 7 . Drive current is 10mA. The peak appeared in wavelength of about 450nm, and, as for the luminescence wavelength property, the luminescent color was blue. Luminous efficiency improved to double precision to the conventional light emitting diode.

[0020] In the above-mentioned example, although an interlayer's 2 thickness was set to 100nm, it can be used in 10nm – 1 micrometer. In the above-mentioned example, although the light emitting diode of pn structure was shown, this invention is applicable also to the light emitting diode of pin structure and MIS structure. Moreover, a semiconductor can apply this invention also by InGaN besides GaN, and AlGaIn. Moreover, a semiconductor may consist of heterojunctions of a different-species semiconductor material.

---

[Translation done.]

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The interlayer which changes from a zinc oxide (ZnO) to both sides of silicon on sapphire is formed. the interlayer top formed in both sides of silicon on sapphire — III Group nitride semiconductor ( $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ;  $x=0$ ,  $y=0$ , and  $x=y=0$  are included) Two becoming semiconductor layers are formed. from — By removing only the two aforementioned interlayers by wet etching using the solution which \*\*\*\*\* only a zinc oxide the two aforementioned semiconductor layers are exfoliated from the aforementioned silicon on sapphire — making — III Group nitride semiconductor ( $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ;  $x=0$ ,  $y=0$ , and  $x=y=0$  are included) from — the manufacture method of obtaining the becoming semiconductor of two sheets

[Claim 2] In a claim 1, the aforementioned interlayer's thickness is 10nm - 1 micrometer.

---

[Translation done.]

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

**[Brief Description of the Drawings]**

**[Drawing 1]** The cross section having shown the manufacture method of the semiconductor substrate of GaN concerning one concrete example of this invention.

**[Drawing 2]** The cross section having shown the manufacture method of the semiconductor substrate of GaN concerning one concrete example of this invention.

**[Drawing 3]** The cross section having shown the manufacture method of the semiconductor substrate of GaN concerning one concrete example of this invention.

**[Drawing 4]** The cross section having shown the manufacture method of the light emitting diode concerning one concrete example of this invention.

**[Drawing 5]** The cross section having shown the manufacture method of the light emitting diode concerning one concrete example of this invention.

**[Drawing 6]** The cross section having shown the manufacture method of the light emitting diode concerning one concrete example of this invention.

**[Drawing 7]** Drawing having shown the luminescence property of light emitting diode.

**[Description of Notations]**

1 — Silicon on sapphire

2a, 2b — Interlayer

3a, 3b — Semiconductor layer (GaN)

4 — Buffer layer (n-GaN)

5—i layers, p layers

6 7 — Electrode

10 — Light emitting diode

---

**[Translation done.]**

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\* shows the word which can not be translated.

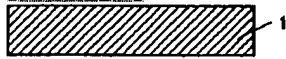
3.In the drawings, any words are not translated.

---

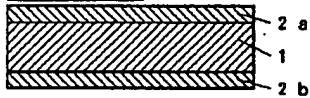
**DRAWINGS**

---

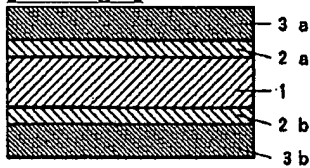
[Drawing 1]



[Drawing 2]



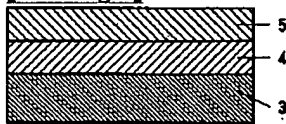
[Drawing 3]



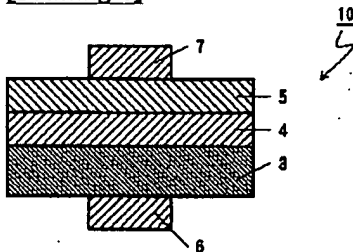
[Drawing 4]



[Drawing 5]

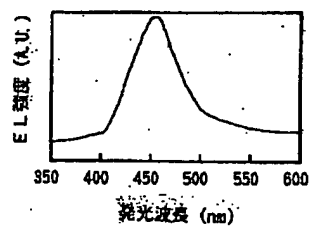


[Drawing 6]



[Drawing 7]





---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-202265

(43) 公開日 平成7年(1995)8月4日

(51) Int.Cl.<sup>6</sup>  
H 0 1 L 33/00識別記号 庁内整理番号  
C

F I

技術表示箇所

審査請求 未請求 請求項の数 2 F D (全 4 頁)

(21) 出願番号 特願平5-354572

(22) 出願日 平成5年(1993)12月27日

(71) 出願人 000241463

豊田合成株式会社

愛知県西春日井郡春日町大字落合字長畑1番地

(71) 出願人 591014949

赤崎 勇

愛知県名古屋市西区浄心1丁目1番38-805

(71) 出願人 591014950

天野 浩

愛知県名古屋市名東区山の手2丁目104宝マンション山の手508号

(74) 代理人 弁理士 藤谷 修

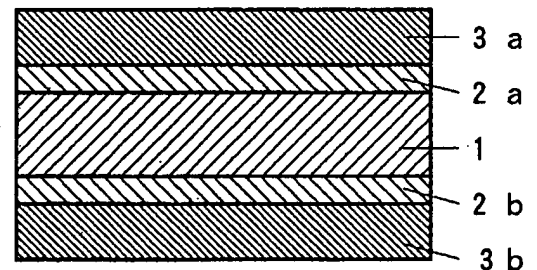
最終頁に続く

(54) 【発明の名称】 III 族窒化物半導体の製造方法

(57) 【要約】

【目的】  $Al_xGa_yIn_{1-x-y}N$  ( $X=0, Y=0, X=Y=0$  を含む) で表される III 族窒化物半導体の基板を容易に製造すること。

【構成】 第1に、サファイア基板の両面に酸化亜鉛 ( $ZnO$ ) から成る中間層を形成する。第2に、そのサファイア基板の両面に形成した2つの中間層の上に III 族窒化物半導体 ( $Al_xGa_yIn_{1-x-y}N$ ;  $X=0, Y=0, X=Y=0$  を含む) からなる2つの半導体層を形成する。第3に、酸化亜鉛のみをエッチングする溶液を用いた湿式エッチングにより2つの中間層だけを除去することで、2つの半導体層をサファイア基板から剥離させて、III 族窒化物半導体 ( $Al_xGa_yIn_{1-x-y}N$ ;  $X=0, Y=0, X=Y=0$  を含む) からなる半導体を得る。



## 【特許請求の範囲】

【請求項1】 サファイア基板の両面に酸化亜鉛（ZnO）から成る中間層を形成し、

サファイア基板の両面に形成された中間層の上にIII族窒化物半導体（ $Al_xGa_yIn_{1-x-y}N$ ； $X=0, Y=0, X=Y=0$ を含む）からなる2つの半導体層を形成し、

酸化亜鉛のみをエッチングする溶液を用いた湿式エッチングにより2つの前記中間層だけを除去することで、2つの前記半導体層を前記サファイア基板から剥離させて、III族窒化物半導体（ $Al_xGa_yIn_{1-x-y}N$ ； $X=0, Y=0, X=Y=0$ を含む）からなる2枚の半導体を得る製造方法。

【請求項2】 請求項1において、前記中間層の厚さは10nm～1μmである。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はIII族窒化物半導体のエピタキシャル基板を得るための方法に関する。

【0002】

【従来の技術】 従来、青色の発光ダイオードとしてGaN系の化合物半導体を用いたものが知られている。そのGaN系の化合物半導体は直接遷移型であることから発光効率が高いこと、光の3原色の1つである青色を発光色とすること等から注目されている。

【0003】 又、一般式 $Al_xGa_yIn_{1-x-y}N$ （ $X=0, Y=0, X=Y=0$ を含む）で表されるIII族窒化物半導体を用いた発光素子が知られている。この半導体は波長200～650nmに対応するエネルギーバンドギャップを有しており、直接遷移型である。この半導体は特に可視短波長領域及び紫外領域の発光素子材料として注目されている。

【0004】

【発明が解決しようとする課題】 この半導体の結晶は、成長温度付近で、構成元素の窒素の平衡蒸気圧が極めて高いため、バルク結晶の作成は極めて困難である。従って、この半導体はサファイア基板上にその半導体をエピタキシャル成長させたものが用いられている。従って、上記半導体を用いた各種の半導体装置は、常に、サファイア基板を付けた状態で使用されている。半導体装置はサファイア基板を付けていることから、電極の取り付け構造や光の取り出し構造等に制約がある。

【0005】 電極の取付け構造で言えば、サファイア基板は絶縁体であることから、電極をp層とn層をサンドウッチ構造に挟み込むように取付けることができない。従って、最上層において、p層とn層に対する電極を形成する必要がある。このためには、絶縁分離のための溝を形成したり、下層に対する電極を形成するための穴を形成する工程が余分に必要となる。又、この電極構造では、電流は下層の面に平行に注入される。このため、抵抗が大きくなり、電圧降下が大きくなると共にジュール熱の発熱量が大きくなるという問題があった。

【0006】 本発明の目的は、 $Al_xGa_yIn_{1-x-y}N$ （ $X=0, Y=0, X=Y=0$ を含む）で表されるIII族窒化物半導体の基板を容易に製造することである。又、本発明の他の目的は、そのようにして得られた単結晶基板を用いて発光ダイオードを構成することである。

【0007】

【課題を解決するための手段】 本発明は、次の工程から成る。第1に、サファイア基板の両面に酸化亜鉛（ZnO）から成る中間層を形成する。第2に、そのサファイア基板の両面に形成された2つの中間層の上にIII族窒化物半導体（ $Al_xGa_yIn_{1-x-y}N$ ； $X=0, Y=0, X=Y=0$ を含む）からなる2つの半導体層を形成する。第3に、酸化亜鉛のみをエッチングする溶液を用いた湿式エッチングにより2つの中間層だけを除去することで、2つの半導体層をサファイア基板から剥離させて、III族窒化物半導体（ $Al_xGa_yIn_{1-x-y}N$ ； $X=0, Y=0, X=Y=0$ を含む）からなる半導体を得る。

【0008】

【作用及び発明の効果】 酸化亜鉛（ZnO）の格子定数はサファイアとIII族窒化物半導体（ $Al_xGa_yIn_{1-x-y}N$ ； $X=0, Y=0, X=Y=0$ を含む）との格子定数に近く、サファイア基板上に良質のIII族窒化物半導体を成長させることができるバッファ層として機能する。又、この中間層のみをエッチングにより除去することで、一度に、2枚のII族窒化物半導体基板を得ることができる。このように、本発明では、良質のIII族窒化物半導体ウエハを製造することが可能となる。

【0009】

【実施例】 以下、本発明を具体的な実施例に基づいて説明する。図1～図3は、本発明の窒化ガリウム化合物半導体（GaN）を製造する方法を示した工程図である。図1に示すように、（0001）方向の面方位を有するサファイア基板1を準備し、そのサファイア基板1をメタノール等の有機薬品で洗浄した。その後、サファイア基板1をRFスパッタリング装置のチャンバー内にセットして、チャンバーを真空中に排気した。その後、アルゴン・酸素の混合ガスによりZnOのターゲットをスパッタして、図2に示すように、サファイア基板1の両面に厚さ100nmで、ZnOから成る中間層2a、2bを形成した。この中間層2a、2bはc軸方向への配向度が強いものであった。

【0010】 次に、中間層2a、2bの形成されたサファイア基板1をハロゲン輸送装置のチャンバー内にセットした。そして、チャンバーを真空中に排気した後、窒素ガスを導入して、サファイア基板1をGaN単結晶の成長が可能な温度1000℃に加熱した。この時、中間層2a、2bのZnOの配向度はさらに向上し、この中間層2a、2bの上に単結晶のGaNを成長させることが可能となる。ガリウム（Ga）の原料ガスとして、高温でGaと塩化水素（HCl）とを反応させて生成したGaClを用いた。また、窒素（N）の原料ガスとして、

アンモニアを用いた。GaClとアンモニアをサファイア基板1の表面に供給して、GaNの成長を行った。図3に示すように、5時間の成長により300 $\mu$ mの厚さのGaNから成る半導体層3a、3bがサファイア基板1の両面に中間層2a、2bを介して形成された。

【0011】次に、中間層2a、2bと半導体層3a、3bの形成されたサファイア基板1を塩酸系エッチャントに浸し、エッチャントの温度を60℃にした。そして、約10分間超音波洗浄器にかけて、中間層2a、2bのエッチングを行った。これにより、GaNの半導体層3a、3bをサファイア基板1から分離させることができた。得られた半導体層3a、3bはn型伝導性を示し、室温での自由電子濃度は約 $3 \times 10^{17} \text{ cm}^{-3}$ 、移動度は約400 $\text{cm}^2/\text{V} \cdot \text{s}$ であった。

【0012】次に、厚さ300 $\mu$ mの半導体層3a、3bのうち1つの半導体層3を基板として、発光ダイオード10をMOCVD法により製造した。次に、この構造の発光ダイオード10の製造方法について説明する。上記発光ダイオード10は、有機金属化合物気相成長法(以下「MOVPE」と記す)による気相成長により製造された。用いられたガスは、 $\text{NH}_3$ とキャリアガス $\text{H}_2$ とトリメチルガリウム( $\text{Ga}(\text{CH}_3)_3$ ) (以下「TMG」と記す)とトリメチルアルミニウム( $\text{Al}(\text{CH}_3)_3$ ) (以下「TMA」と記す)とシラン( $\text{SiH}_4$ )とビスシクロペンタジエニルマグネシウム( $\text{Mg}(\text{C}_5\text{H}_5)_2$ ) (以下「 $\text{Cp}_2\text{Mg}$ 」と記す)とジエチル亜鉛(以下「DEZ」と記す)である。

【0013】GaNの半導体基板3をMOVPE装置のチャンバー内にセットして、チャンバー内を真空に排気した後、 $\text{H}_2$ と $\text{NH}_3$ を流しながら、半導体基板3を温度1000℃に加熱した。この時、 $\text{NH}_3$ を流すのは、半導体基板3からGaNの昇華を防止するためである。

【0014】次に、 $\text{H}_2$ を20 liter/分、 $\text{NH}_3$ を10 liter/分、TMGを $1.7 \times 10^{-4}$ モル/分、 $\text{H}_2$ で0.86ppmまで希釈したシラン( $\text{SiH}_4$ )を200 ml/分の割合で、20分間供給して、n型のGaNから成るバッファ層4を1 $\mu$ mの厚さに形成した。

【0015】次に、サファイア基板1を900℃にして、 $\text{H}_2$ を20 liter/分、 $\text{NH}_3$ を10 liter/分、TMGを $1.7 \times 10^{-4}$ モル/分、 $\text{Cp}_2\text{Mg}$ を $2 \times 10^{-7}$ モル/分の割合で10分間供給して、図5に示すように、膜厚0.5 $\mu$ mのGaNから成る層5を形成した。この状態では、i層5は絶縁体である。

【0016】次に、反射電子線回析装置を用いて、このi層5に一樣に電子線を照射した。電子線の照射条件は、加速電圧10KV、試料電流1 $\mu$ A、ビームの移動速度0.2mm/sec、ビーム径60 $\mu$ m $\phi$ 、真空度 $2.1 \times 10^{-7}$ Torrである。この電子線の照射により、i層5は抵抗率 $10^8 \Omega \text{ cm}$ 以上の絶縁体から抵抗率40 $\Omega \text{ cm}$ のp伝導型半導体となった。このようにして、p伝導型を示すp層5が得ら

れる。このようにして、図5に示すような多層構造のウエハが得られた。

【0017】次に、図6に示すように、p層5に金(Au)を、半導体基板(n層)3にアルミニウム(Al)を蒸着して、直径が1mm $\phi$ の電極7、6をそれぞれ形成した。このようにして形成された、pn接合の発光ダイオード10のn層3、n層4の直列抵抗は、0.2 $\Omega$ であった。

【0018】又、n層3に至る穴をp層5の面に垂直に形成した従来構造の発光ダイオードにおいて、その穴にn層3に対する電極を形成した場合には、n層3とn層4の直列抵抗は、50 $\Omega$ であった。本実施例の発光ダイオードの抵抗値は、従来の発光ダイオードの抵抗値に対して1/250に減少している。

【0019】本実施例の発光ダイオード10の発光スペクトルを観測した。その結果を図7に示す。駆動電流は10mAである。発光波長特性は波長約450nmにピークが現れ、発光色は青色であった。発光効率は従来の発光ダイオードに対して2倍に向上した。

【0020】上記実施例では、中間層2の厚さは100nmにしたが、10nm $\sim$ 1 $\mu$ mの範囲で使うことができる。上記実施例では、pn構造の発光ダイオードを示したが、本発明は、pin構造、MIS構造の発光ダイオードにも応用することができる。又、半導体は、GaNの他、InGaN、AlGaNでも本発明は応用することができる。又、半導体は、異種半導体材料のヘテロ接合で構成しても良い。

#### 【図面の簡単な説明】

【図1】本発明の具体的な一実施例に係るGaNの半導体基板の製造方法を示した断面図。

【図2】本発明の具体的な一実施例に係るGaNの半導体基板の製造方法を示した断面図。

【図3】本発明の具体的な一実施例に係るGaNの半導体基板の製造方法を示した断面図。

【図4】本発明の具体的な一実施例に係る発光ダイオードの製造方法を示した断面図。

【図5】本発明の具体的な一実施例に係る発光ダイオードの製造方法を示した断面図。

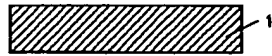
【図6】本発明の具体的な一実施例に係る発光ダイオードの製造方法を示した断面図。

【図7】発光ダイオードの発光特性を示した図。

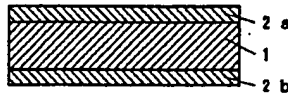
#### 【符号の説明】

- 1…サファイア基板
- 2a、2b…中間層
- 3a、3b…半導体層(GaN)
- 4…バッファ層(n-GaN)
- 5…i層、p層
- 6、7…電極
- 10…発光ダイオード

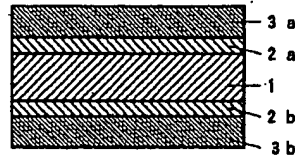
【図1】



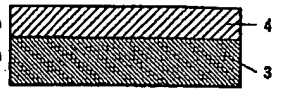
【図2】



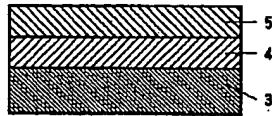
【図3】



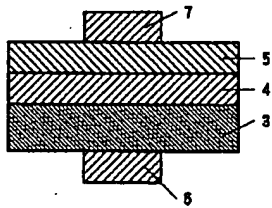
【図4】



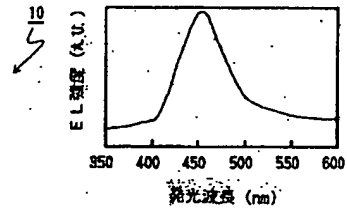
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 真部 勝英  
愛知県西春日井郡春日町大字落合字長畑1  
番地 豊田合成株式会社内  
(72)発明者 小池 正好  
愛知県西春日井郡春日町大字落合字長畑1  
番地 豊田合成株式会社内

(72)発明者 加藤 久喜  
愛知県西春日井郡春日町大字落合字長畑1  
番地 豊田合成株式会社内  
(72)発明者 赤崎 勇  
愛知県名古屋市西区浄心1丁目1番38-  
805  
(72)発明者 天野 浩  
愛知県名古屋市名東区神丘町二丁目21 虹  
ヶ丘東団地19号棟103号室